

ΣΥΣΤΗΜΑ ΜΕΤΡΗΣΗΣ ΔΙΑΤΑΡΑΧΩΝ ΦΑΣΗΣ (JITTER) ΓΙΑ ΚΥΚΛΩΜΑΤΑ ΒΡΟΧΟΥ ΣΥΓΧΡΟΝΙΣΜΟΥ ΦΑΣΗΣ (PLL)

ΤΣΑΚΝΙΑ ΘΑΛΕΙΑ και ΛΑΟΠΟΥΛΟΣ ΘΕΟΔΩΡΟΣ
ΑΡΙΣΤΟΤΕΛΕΙΟ ΠΑΝΕΠΙΣΤΗΜΙΟ ΘΕΣΣΑΛΟΝΙΚΗΣ
ΤΜΗΜΑ ΦΥΣΙΚΗΣ / ΤΟΜΕΑΣ ΗΛΕΚΤΡΟΝΙΚΗΣ & Η/Υ
T.K. 54124 – ΘΕΣΣΑΛΟΝΙΚΗ
e-mail : thaliatsak@hotmail.com

Περίληψη

Η μελέτη, ο σχεδιασμός, η ανάπτυξη και η πειραματική δοκιμή ενός νέου συστήματος μέτρησης των διαταραχών φάσης που εμφανίζονται στα κυκλώματα βρόχου συγχρονισμού φάσης, (Phase-Locked Loop), παρουσιάζονται στην εργασία αυτή. Το πρόβλημα της εμφάνισης χρονικών αποκλίσεων στους παλμούς του σήματος εξόδου του βρόχου, δηλαδή της εμφάνισης διαταραχών φάσης (jitter), επηρεάζει ιδιαίτερα τη λειτουργία του βρόχου. Το σύστημα που προτείνεται αποτελεί μια καλή λύση παρακολούθησης του φαινομένου πραγματοποιώντας μέτρηση της μέσης τιμής των διαφορών φάσης που περιέχονται σε ένα διάστημα περιόδων του σήματος εξόδου του βρόχου. Χρησιμοποιώντας την τεχνική της μετατροπής διαφοράς φάσης σε τάση, επιτρέπει στον χρήστη του βρόχου συγχρονισμού φάσης να γνωρίζει τις τιμές των διακυμάνσεων χρόνου που υπάρχουν στο σήμα εξόδου σε συγκεκριμένο χρονικό διάστημα.

1. Εισαγωγή

Η μέθοδος βρόχου συγχρονισμού φάσης είναι μια τεχνική ελέγχου της συχνότητας που παράγεται από το κύκλωμα που υλοποιεί τη μέθοδο, ώστε αυτή να είναι ίση με τη συχνότητα αναφοράς (εισόδου) του κυκλώματος. Το παραπάνω επιτυγχάνεται με διατήρηση σταθερής διαφοράς φάσης ανάμεσα στα δύο σήματα (εισόδου και εξόδου). Με διατήρηση σταθερής διαφοράς φάσης οδηγούμαστε σε συγχρονισμό των δύο σημάτων, δηλαδή σε ισότητα των δύο συχνοτήτων.

Το κύκλωμα που υλοποιεί τη μέθοδο βρόχου συγχρονισμού φάσης αποτελεί εξαιρετικά χρήσιμο «εργαλείο» στα χέρια των σχεδιαστών ολοκληρωμένων, εδώ και χρόνια, λόγω των όσων προσφέρει (συγχρονισμός εξόδου με σήμα αναφοράς, έξοδος ως σήμα ρολογιού, σύνθεση συχνοτήτων κ.α.) και έχει εφαρμογές σε πολλούς τομείς όπως : έλεγχος κινητήρων, επεξεργασία σημάτων, κυκλώματα λήψης, διαμόρφωσης και αποδιαμόρφωσης, συστήματα σύνθεσης και επεξεργασίας συχνοτήτων, τηλεπικοινωνιακά συστήματα, ανάγνωση δίσκων Η/Υ.

Αυτό που δυσχεραίνει τη χρησιμοποίηση του PLL, στις διάφορες εφαρμογές του, είναι η εμφάνιση διαταραχών φάσης (jitter) η οποία οδηγεί σε αστάθεια του συγχρονισμού, απώλεια κλειδώματος (στιγμιαία, ή και μόνιμη), κ.α. Τα κυκλώματα βρόχου συγχρονισμού φάσης χρησιμοποιούνται ευρύτατα στη δημιουργία “επακριβών” σημάτων αναφοράς ρολογιού σε υπολογιστικά και τηλεπικοινωνιακά συστήματα. Αποτελούν ενσωματωμένα τμήματα ψηφιακών και μικτών σημάτων ολοκληρωμένων VLSI και συγκεκριμένα, πολλά είδη ολοκληρωμένων αποτελούνται από αρκετά PLL τα οποία διασφαλίζουν συγχρονισμένα σήματα ρολογιού σε διάφορες περιοχές του ολοκληρωμένου.

Με τη ραγδαία αύξηση της ταχύτητας των συστημάτων και τα προβλήματα που αυτή προκαλεί [5] οδηγούμαστε σε κάποιες περιπτώσεις στην παραγωγή σημάτων ρολογιού από το PLL τα οποία παρουσιάζουν διακυμάνσεις και έτσι γίνονται ακατάλληλα για χρησιμοποίηση. Αν ένα από τα δύο σήματα εισόδου του PLL ή και τα δύο παρουσιάζουν κάποια διακύμανση χρόνου (φάσης), δηλαδή jitter, λόγω διαφόρων αιτιών, αυτή η διακύμανση θα μεταφερθεί σταδιακά στα τμήματα του PLL και τελικά θα εμφανιστεί και στην έξοδο. Ακόμη και αν το σήμα εισόδου – αναφοράς είναι ανέπαφο από jitter, αυτό μπορεί να δημιουργηθεί μέσα στο κύκλωμα στα διάφορα τμήματα και να εμφανιστεί στην έξοδο (η έξοδος βέβαια αποτελεί και είσοδο του PLL άρα επιστρέφουμε στην πρώτη περίπτωση).

Όπως φαίνεται από πρόσφατες δημοσιεύσεις [9] η μελέτη του jitter, και άρα η μέτρηση του, αποτελεί ένα από τα τρέχοντα ανοικτά θέματα έρευνας στο PLL και μία από τις προκλήσεις που απαιτούν λύση. Το jitter, από ασήμαντη παράμετρος των κυκλωμάτων, έχει αρχίσει να γίνεται κρίσιμης σημασίας χαρακτηριστικό τους και σημαντικό ερευνητικό πρόβλημα για την επιστημονική κοινότητα.

2. Μέθοδοι Μέτρησης Jitter

Στη διάρκεια των προηγούμενων χρόνων, έχουν γίνει κάποιες προσπάθειες αντιμετώπισης του θέματος της μέτρησης των διαταραχών φάσης με την κατασκευή κυκλωμάτων, εντός ή εκτός PLL, τα οποία μετρούν τις διακυμάνσεις χρόνου (φάσης) που “φέρουν” οι κυματομορφές. Αν θα έπρεπε να χωριστούν σε γενικές κατηγορίες αυτές οι προσπάθειες μέτρησης jitter θα ήταν :

- Με στατιστική επεξεργασία των μετρήσεων της εξόδου του PLL η οποία συγκρίνεται με ένα «καθαρό» από θόρυβο σήμα.
- Με εισαγωγή ενός σήματος ή μιας καθυστέρησης στον κύκλο λειτουργίας του PLL και παρατήρηση της ανταπόκρισης του κυκλώματος και των κυματομορφών του στη διαταραχή.
- Με άμεση μέτρηση του jitter χρησιμοποιώντας ένα παράλληλο κύκλωμα.

Μετρήσεις γίνονται με Αναλυτές Χρονικού Διαστήματος (TIAs = Time Interval Analyzers) οι οποίοι μετρούν διαστήματα χρόνου χρησιμοποιώντας α) Μετρήσεις ζεύγους γεγονότων με ψηφιακούς μετρητές, β) Δύο ταλαντωτές με μικρή διαφορά συχνότητας. Οι αναλυτές αυτοί, φαίνεται να έχουν μεγάλους χρόνους εξέτασης για στατιστικές μετρήσεις, οι οποίοι όμως, χρειάζονται μεγάλο αριθμό δειγμάτων jitter.

Άλλες μέθοδοι έχουν προταθεί, χρησιμοποιώντας μεγάλης ταχύτητας ταλαντωτές δειγματοληψίας [7]. Εντούτοις, αυτές οι τεχνικές απαιτούν ρυθμούς δειγματοληψίας πολύ μεγαλύτερους από τη συχνότητα του υπό μέτρηση σήματος. Αυτοί οι ρυθμοί μπορούν να επιτευχθούν, με μεγάλης απόδοσης ταλαντωτές, αλλά αυτό εμποδίζει την υλοποίηση των μεθόδων σε βιομηχανικό περιβάλλον.

Μία άλλη μέθοδος για μετρήσεις χρόνου είναι η “παρεμβολή” πρόσθετης διαφοράς φάσης με τη χρησιμοποίηση γραμμών καθυστέρησης ή βρόχων συγχρονισμού καθυστέρησης. Αυτή φαίνεται να έχει χαμηλή αποτελεσματικότητα λόγω του προβλήματος της δομικής μη-γραμμικότητας των γραμμών καθυστέρησης.

Οι τεχνικές BIST (= Built-In Self-Test) επίσης κατέχουν το δικό τους, σημαντικό κομμάτι, στις προσπάθειες μέτρησης του jitter. Τεχνικές που παρουσιάζουν ενδιαφέρον είναι οι [4,3]. Η πρώτη χρησιμοποιεί ένα σετ μονάδων καθυστέρησης για μέτρηση του timing jitter χωρίς να επηρεάζεται η κανονική λειτουργία του PLL. Ουσιαστικά, γίνεται

παρεμβολή ενός ψηφιακού κυκλώματος πυλών, μεταξύ του VCO και της εισόδου του σήματος αναφοράς του PLL, το οποίο ρυθμίζει τη διαφορά φάσης που “καθυστερεί” τις κυματομορφές. Με τη μέθοδο αυτή, η αλλαγή στη συχνότητα εξόδου του PLL είναι ανάλογη του κέρδους του βρόχου, της μετακίνησης – αλλαγής της φάσης που παρεμβάλλεται και του αριθμού των κύκλων για τους οποίους η φάση είναι διαφοροποιημένη. Η δεύτερη μέθοδος, αντί για απευθείας μέτρηση του Jitter από την έξοδο του PLL, συγκρίνει την έξοδο του PLL με την ανερχόμενη κορυφή ενός σήματος αναφοράς. Παρόλο που με αυτό τον τρόπο κάνει δυνατή τη μέτρηση από την έξοδο, το σήμα αναφοράς της εισόδου του PLL πρέπει να σαρώνει μία, μεγάλης έκτασης, περιοχή διαφόρων πλατών και συχνοτήτων.

Απευθείας μέτρηση της χρονικής απόκλισης

Η χρονική διακύμανση (jitter) στα σήματα αποτελεί τη μικρή “μεταφορά” του κάθε παλμού, νωρίτερα ή αργότερα, από την ιδανική του θέση. Οποιαδήποτε, λοιπόν, μέτρηση πρέπει να εμπεριέχει τη σύγκριση μεταξύ του σήματος με απόκλιση από ένα ιδανικό. Όμως, για τα PLL που χρησιμοποιούνται ως συνθέτες συχνοτήτων αυτό δεν είναι καθόλου εύκολο. Ο μόνος τρόπος για παραγωγή ενός ιδανικού σήματος ρολογιού στην επιθυμητή υψηλή συχνότητα, είναι με τη χρησιμοποίηση του ίδιου του PLL ως συνθέτη συχνοτήτων. Τέτοιες τεχνικές, γνωστές ως «self – reference» είναι οι [5,7]. Επίσης, κάνοντας μετρήσεις από τα ιστογράμματα των παλμοσειρών με απόκλιση (jitter) κάποιες άλλες μέθοδοι έχουν προταθεί [2].

Μία άλλη εργασία, τέλος, χρησιμοποιεί έναν, υψηλής ταχύτητας, μετατροπέα αναλογικό σε ψηφιακό σήμα [6]. Η πληροφορία του jitter μετατρέπεται σε κώδικα και στη συνέχεια γίνεται η μέτρηση όλων των ειδών jitter. Ένα ημιτονικό, χαμηλής χρονικής απόκλισης, σήμα περνά από ένα χαμηλοπερατό φίλτρο και εισάγεται στον ADC. Το σήμα με jitter που πρέπει να μετρηθεί, επίσης, εισάγεται στον μετατροπέα και αναλύοντας την έξοδο του ADC το jitter μετράται. Βέβαια, η σχεδίαση ενός ADC με τόσο υψηλές προδιαγραφές είναι δύσκολη.

Στη μέθοδο που χρησιμοποιείται μετατροπέας χρόνου σε τάση [1,8], η μέση τιμή του jitter που εμφανίζεται στην έξοδο του PLL, μετράται απευθείας χωρίς να χρειάζεται η παραγωγή ενός ειδικού – ιδανικού σήματος ρολογιού. Για την απαιτούμενη “σύγκριση” χρησιμοποιείται το σήμα αναφοράς που εισάγεται στο βασικό PLL. Πάνω σε αυτή την ιδέα σχεδιάστηκε και το προτεινόμενο κύκλωμα μέτρησης του jitter. Η διαφορά φάσης που εμφανίζεται μεταξύ του σήματος αναφοράς – εισόδου του PLL (με PFD) και του σήματος εξόδου, στον συγχρονισμό, υποδηλώνει τη χρονική απόκλιση (Jitter) του παλμού εξόδου. Το ζητούμενο είναι, αυτή η διαφορά φάσης να μετατραπεί σε εύρος παλμών και έχοντας πια μια παλμοσειρά προς διαχείριση, να μετατραπεί η πληροφορία του εύρους των παλμών σε πληροφορία τάσης, με τη χρησιμοποίηση ενός ολοκληρωτή. Η γενική ιδέα, λοιπόν, είναι αυτή που περιγράφηκε, με κάποιες τροποποιήσεις που διευκολύνουν και αναδεικνύουν κάποια σημεία της μέτρησης. Εν συντομία, θα μπορούσε να περιγραφεί ως εξής :

1. Χρονική απόκλιση παλμών → Διαφορά φάσης με κάποιο σήμα αναφοράς
2. Διαφορά φάσης → Εύρος παλμών
3. Πληροφορία εύρους παλμών (χρονική) → Πληροφορία τάσης (Φόρτιση πυκνωτή για διάρκεια ίση με χρονική διάρκεια εύρους παλμών)

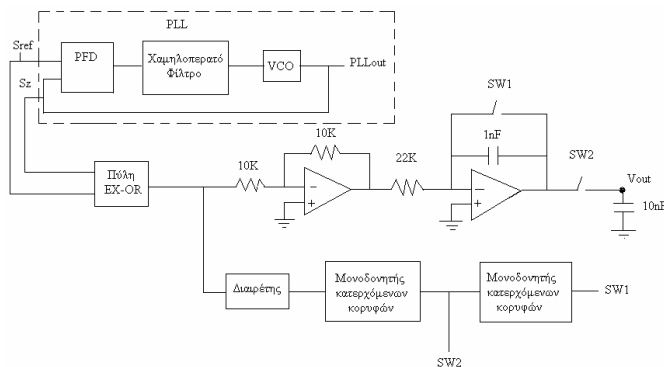
3. Προτεινόμενο Κύκλωμα Μέτρησης

Το κύκλωμα που προτείνεται, για μέτρηση και καταγραφή του jitter το οποίο εμφανίζεται στον βρόχο συγχρονισμού φάσης, με μια μικρή μετατροπή μπορεί να επιτελεί τις δύο παρακάτω λειτουργίες :

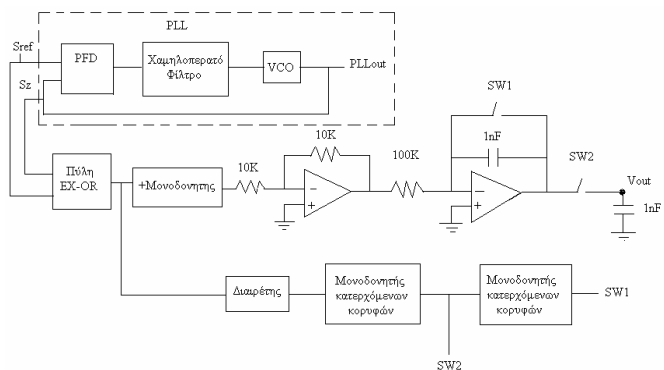
1. **Μέτρηση του εύρους των παλμών jitter** (Μέτρηση διαφοράς φάσης μεταξύ του παλμού του σήματος αναφοράς και του παλμού του σήματος εξόδου που προηγείται ή έπεται λόγω jitter στην περιοχή συγχρονισμού)
2. **Καταγραφή εμφάνισης παλμών jitter και μέτρηση πλήθους αυτών.**

Το πρώτο κύκλωμα (σχήμα 1) αποτελείται από μια πύλη EX-OR η οποία οδηγεί έναν ολοκληρωτή αλλά και έναν διαιρέτη παλμών. Η έξοδος του διαιρέτη παλμών οδηγεί έναν μονοδονητή παραγωγής παλμών σύμφωνα με τις κατερχόμενες κορυφές της εξόδου του διαιρέτη και η έξοδος του μονοδονητή εφαρμόζεται σε έναν δεύτερο μονοδονητή ο οποίος παράγει παλμούς κάθε φορά που εντοπίζει κατερχόμενη κορυφή των παλμών που παράγει ο πρώτος μονοδονητής. Οι δύο μονοδονητές οδηγούν τους διακόπτες 1 και 2. Ο διακόπτης 1 μηδενίζει την έξοδο του ολοκληρωτή και ο διακόπτης 2 μαζί με τον πυκνωτή που τον ακολουθεί πραγματοποιούν δειγματοληψία και συγκράτηση της εξόδου του ολοκληρωτή. Σημείωση : Ο ενισχυτής που προηγείται του ολοκληρωτή χρησιμοποιείται ώστε να μην υπάρχει αντιστροφή του σήματος εξόδου της πύλης EX-OR αφού ο ολοκληρωτής είναι αναστροφικός. Η ενίσχυση του γι' αυτό, είναι μοναδιαία.

Στο δεύτερο κύκλωμα μέτρησης (σχήμα 2) η διαδικασία είναι ίδια, με τη βασική, όμως, διαφορά της ύπαρξης ενός μονοδονητή που οδηγείται από την έξοδο της EX-OR και παράγει παλμούς όταν ανιχνεύει ανερχόμενη κορυφή. Οι παλμοί που παράγει οδηγούν, πλέον, τον ολοκληρωτή.



Σχήμα 1. Κύκλωμα Μέτρησης Εύρους Παλμών



Σχήμα 2. Κύκλωμα Καταγραφής Εμφάνισης & Μέτρησης Πλήθους Παλμών

3.1 Λειτουργία Κυκλώματος Μέτρησης Εύρους Παλμών

Το κύκλωμα δοκιμάστηκε αποσυνδέοντας το από το PLL και χρησιμοποιώντας στις εισόδους της πύλης EX-OR τετραγωνικά σήματα με σταθερή διαφορά φάσης (30°). Τα αποτελέσματα ήταν τα ακόλουθα :

Η διαφορά φάσης μετατρέπεται σε παλμούς, με ίδιο εύρος ο καθένας, στην έξοδο της EX-OR. Αυτοί οι παλμοί, για όσο χρόνο διαρκούν, φορτίζουν τον πυκνωτή του ολοκληρωτή. Η φόρτιση διακόπτεται και η τάση εξόδου του ολοκληρωτή μηδενίζεται όταν κλείσει ο διακόπτης 1, ο οποίος κλείνει αφού έχει κλείσει ο διακόπτης 2 και έχει κάνει δειγματοληψία και συγκράτηση της τελικής τιμής τάσης στην οποία φτάνει η φόρτιση.

Το διάστημα στο οποίο πραγματοποιούνται οι φορτίσεις μέχρι την τελική τιμή τάσης που δειγματοληπτείται και συγκρατείται καθορίζεται από την παλμοσειρά εξόδου του διαιρέτη (διαίρεση στη περίπτωση που εξετάστηκε, δια 4) παλμών της εξόδου της EX-OR. Ο διαιρέτης βοηθά στο να παίρνουμε μια τιμή τάσης για ένα διάστημα περιόδων της εξόδου της EX-OR που εμείς ρυθμίζουμε.

Η τελική τάση (dc) που μετράται στην έξοδο του κυκλώματος (V_{out}) ουσιαστικά φανερώνει τη διαφορά φάσης που έχουν τα δύο σήματα εισόδου. Η τάση αυτή (dc) είναι σταθερή, χωρίς μεταβολές, γιατί υπάρχει μια ίδια, αμετάβλητη, διαφορά φάσης των σημάτων, μεταξύ των περιόδων.

Αν αλλάξει αυτή η σταθερή διαφορά φάσης και πάρει μια άλλη διαφορετική τιμή (σταθερή πάλι), π.χ. μεγαλύτερη, είναι κατανοητό πως το εύρος των παλμών της εξόδου της EX-OR θα μεγαλώσει και άρα θα αυξηθεί ο χρόνος φόρτισης του πυκνωτή του ολοκληρωτή. Αυξανόμενος αυτός ο χρόνος, θα οδηγήσει σε μια διαφορετική, μεγαλύτερη τιμή τάσης φόρτισης και επομένως η τελική τιμή τάσης που δειγματοληπτείται και συγκρατείται, στη διάρκεια του χρονικού διαστήματος που έχει επιλεγεί από τον διαιρέτη, θα είναι και αυτή μεγαλύτερη.

Γίνεται αντιληπτό, πως αν δημιουργηθεί μια αντιστοιχία – σχέση των δύο μεγεθών ($\Delta\phi$ και τάση), ο χρήστης θα μπορεί για οποιαδήποτε διαφορά φάσης, μετρώντας μόνο τη τάση εξόδου του κυκλώματος, να γνωρίζει τη διαφορά φάσης.

3.2 Λειτουργία Κυκλώματος Καταγραφής Εμφάνισης και Μέτρησης Πλήθους Παλμών

Η λειτουργία ακολουθεί την ίδια πορεία που περιγράφηκε στο πρώτο κύκλωμα μέτρησης εύρους παλμών, όμως η διαφορά του συγκεκριμένου κυκλώματος σε σχέση με το πρώτο είναι η εξής :

Ο πυκνωτής του ολοκληρωτή δε φορτίζεται πια στο χρονικό διάστημα που διαρκεί ο κάθε παλμός της εξόδου της πύλης EX-OR, αλλά στο χρονικό διάστημα που διαρκεί ο παλμός που παράγει ο μονοδονητής ανερχόμενων κορυφών, ο οποίος δουλεύει σύμφωνα με τους παλμούς της εξόδου της EX-OR. Οι παλμοί που δίνει ο μονοδονητής είναι σταθερής διάρκειας, για οποιαδήποτε διαφορά φάσης υπάρχει μεταξύ των σημάτων εισόδου, αφού καθορίζονται από τα στοιχεία του μονοδονητή.

Δηλαδή, αν μεταβληθεί η διαφορά φάσης σε μια καινούργια τιμή, παρόλο που το εύρος των παλμών της εξόδου της πύλης θα αλλάξει κι αυτό, το εύρος των παλμών του μονοδονητή θα παραμείνει ίδιο, αμετάβλητο, αφού τα στοιχεία του δε θα έχουν αλλάξει. Ο μονοδονητής θα παράγει, πάλι, παλμούς για κάθε ανερχόμενη κορυφή των, διαφορετικού εύρους, παλμών της εξόδου της πύλης, ίδιας διάρκειας, όμως, με αυτούς που είχε παράγει προηγουμένως.

Γίνεται αντιληπτό πως η τιμή τάσης που μετράται στην έξοδο του ολοκληρωτή και άρα στην έξοδο του κυκλώματος μέτρησης, με αλλαγή της διαφοράς φάσης θα παραμένει ίδια. Δηλαδή, για εμφάνιση μιας τάσης στην έξοδο του κυκλώματος μέτρησης, θα είναι σε θέση κανείς, να γνωρίζει ότι έχει διαφορά φάσης στα σήματα του (άρα παλμούς στην έξοδο της πύλης → εντοπισμό παλμών από τον μονοδονητή → φόρτιση πυκνωτή ολοκληρωτή σύμφωνα με διάρκεια παλμών του μονοδονητή) και επίσης πόσες φορές εμφανίζεται αυτή η διαφορά φάσης (ή πόσοι παλμοί που φέρουν την πληροφορία της διαφοράς φάσης εμφανίζονται).

Αν, λοιπόν, είναι γνωστός ο αριθμός των παλμών στο καθορισμένο διάστημα από τον διαιρέτη, είμαστε σε θέση, διαιρώντας την τελική τιμή τάσης dc που έχει μετρηθεί για το ίδιο διάστημα, από το πρώτο κύκλωμα μέτρησης, με τον αριθμό των παλμών, να γνωρίζουμε ποια τάση αντιστοιχεί σε κάθε Δφ. Δηλαδή, ποια τιμή τάσης αντιστοιχεί σε κάθε παλμό, της εξόδου της EX-OR, που υπάρχει μέσα στο καθορισμένο διάστημα.

Για δύο σήματα με σταθερή διαφορά φάσης, αμετάβλητη από παλμό σε παλμό της εξόδου της πύλης είναι αντιληπτό, πως μπορούμε να ξέρουμε, άμεσα, το πλήθος των παλμών από την έξοδο που επιλέγεται στον διαιρέτη. Στο PLL, όμως, με την εμφάνιση jitter αυτό είναι δύσκολο. Γι' αυτό, εξάγοντας μια σχέση, από μετρήσεις με δύο σήματα σταθερής, αμετάβλητης Δφ, μεταξύ πλήθους παλμών και τάσης εξόδου του 2^{ου} κυκλώματος, γίνεται προσπάθεια, για οποιαδήποτε τιμή τάσης (χρησιμοποιώντας το PLL πια) λαμβάνεται στην έξοδο του 2^{ου} κυκλώματος, να υπολογίζεται και το πλήθος των παλμών. Με γνωστό αυτό, θα βρίσκεται η μέση τιμή τάσης που αντιπροσωπεύει οποιαδήποτε διαφορά φάσης ανιχνεύεται.

Δηλαδή, αν γνωρίζουμε πως για μια τιμή τάσης αναμένονται 4 παλμοί και τελικά μετρηθεί μια άλλη τιμή τάσης, μικρότερη ή μεγαλύτερη, οδηγούμαστε στο συμπέρασμα πως λόγω jitter καταγράφηκαν λιγότεροι ή περισσότεροι παλμοί στην έξοδο της πύλης και άρα λιγότεροι ή περισσότεροι παλμοί στον μονοδονητή αντίστοιχα.

3.3 Μέτρηση Διαφοράς Φάσης με το Προτεινόμενο Σύστημα

Το προτεινόμενο σύστημα ανταποκρίθηκε κατά τα θεωρητικώς αναμενόμενα στις πειραματικές μετρήσεις που πραγματοποιήθηκαν. Εφαρμόζοντας στις εισόδους της πύλης EX-OR δύο τετραγωνικά σήματα και μεταβάλλοντας τη διαφορά φάσης μεταξύ τους συνεχώς, ήμασταν σε θέση να καταγράφουμε διαφορετικές τιμές τάσης στην έξοδο του προτεινόμενου συστήματος. Τα συμπεράσματα ήταν τα ακόλουθα :

1. Το κύκλωμα καταγραφής εμφάνισης και μέτρησης πλήθους παλμών, όπως αναμενόταν, διατηρεί στην έξοδο του, από διάστημα σε διάστημα, ίδια τιμή τάσης, για μία τιμή διαφοράς φάσης, αφού ο αριθμός των παλμών της εξόδου της πύλης παραμένει σταθερός μέσα στο κάθε διάστημα (όλα τα διαστήματα ίδια, επιλεγμένα από τον διαιρέτη). Δηλαδή, μετά τη δειγματοληψία και συγκράτηση, λόγω των παραπάνω, το κύκλωμα «συναντά» κάθε φορά ίδια τιμή τάσης.
2. Η τάση εξόδου του κυκλώματος καταγραφής εμφάνισης και μέτρησης πλήθους παλμών παραμένει ίδια σε όλες τις μεταβολές της διαφοράς φάσης κι αυτό γιατί η φόρτιση του πυκνωτή του ολοκληρωτή, γίνεται σύμφωνα με το εύρος παλμών του μονοδονητή ανερχόμενων κορυφών (το οποίο είναι σταθερό και καθορίζεται από τα στοιχεία R, C του μονοδονητή) και όχι από το εύρος παλμών της εξόδου της πύλης, οι οποίοι παλμοί «φέρουν» την εκάστοτε Δφ.
3. Η τάση εξόδου του κυκλώματος καταγραφής εμφάνισης και μέτρησης πλήθους παλμών αλλάζει μόνο όταν επιλεγθεί διαφορετικό διάστημα λειτουργίας του συστήματος από τον διαιρέτη. Σύμφωνα με τις τιμές που λήφθηκαν στο εργαστήριο, η σχέση που περιγράφει τα μεγέθη τάση εξόδου και πλήθος παλμών είναι γραμμική και

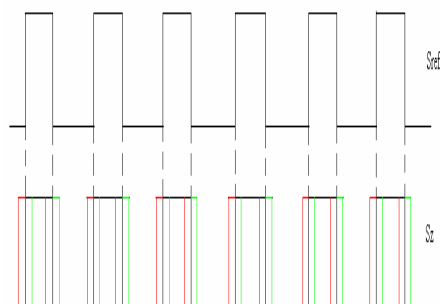
ο συντελεστής μετατροπής τάσης εξόδου σε πλήθος παλμών του συστήματος είναι ο $B = 0,72 \text{ V} / \text{πλήθος παλμών}$.

4. Το κύκλωμα μέτρησης εύρους παλμών (δηλαδή διαφορών φάσης) είναι σε θέση, μέσω της γραμμικής σχέσης $y = A + Bx$ να μετατρέπει την εκάστοτε διαφορά φάσης που δέχεται στην είσοδο του σε τάση που παράγει στην έξοδο του.
5. Για μικρές τιμές διαφορών φάσης (που ενδιαφέρουν στη μελέτη του jitter στο PLL) το σύστημα πραγματοποιεί τη μετατροπή, με συντελεστή B που κυμαίνεται στην περιοχή μεταξύ $0,028 \text{ V} / ^\circ$ και $0,030 \text{ V} / ^\circ$.
6. Για μεγάλες τιμές διαφορών φάσης το σύστημα πραγματοποιεί τη μετατροπή με συντελεστή B που κυμαίνεται μεταξύ των τιμών $0,02369 \text{ V} / ^\circ - 0,02665 \text{ V} / ^\circ$.

3.4 Χρησιμοποίηση Προτεινόμενου Συστήματος Μέτρησης σε Βρόχο Συγχρονισμού Φάσης που περιέχει Ανιχνευτή Φάσης – Συχνότητας

Το προτεινόμενο σύστημα είναι σε θέση να μετρά τη διαφορά φάσης δύο σημάτων μετατρέποντας τη σε τάση και άρα μπορεί να μετρά και το jitter (που ουσιαστικά αποτελεί διαφορά φάσης). Είναι δηλαδή σε θέση να ενημερώνει τον χρήστη του PLL σε ποιες τιμές κυμαίνεται η χρονική απόκλιση (jitter), από την ιδανική - αναμενόμενη μορφή, των σημάτων που λαμβάνει, ώστε να γνωρίζει και τα όρια των ιδανικών - «πραγματικών», χωρίς jitter, κυματομορφών.

Στην περιοχή συγχρονισμού του βρόχου συγχρονισμού φάσης, που άλλωστε ενδιαφέρει, δουλεύοντας με PFD, τα σήματα λειτουργίας φαίνονται στο σχήμα 3.



Σχήμα 3. Σήμα αναφοράς και σήμα ανάδρασης με διαταραχές φάσης

Εδώ, είναι σημαντικό να τονιστεί το εξής, το οποίο θα αναδείξει την εφαρμογή που μπορεί να έχει το προτεινόμενο σύστημα μέτρησης. Από τις παλμοσειρές των σημάτων φαίνεται, πως με τον PFD, ευρισκόμενοι σε συγχρονισμό, και για όλη την περιοχή συγχρονισμού, το ένα σήμα ακολουθεί το άλλο σε ίδια συχνότητα με διαφορά φάσης, μεταξύ τους, πάντα μηδενική.

Έτσι, λοιπόν, αν εισαχθούν τα δύο σήματα στο προτεινόμενο σύστημα μέτρησης (οποιαδήποτε συχνότητα κι αν έχουν, μέσα στην περιοχή συγχρονισμού), αφού οι είσοδοι του συστήματος είναι και είσοδοι της πύλης EX-OR, η έξοδος της EX-OR θα είναι μια παλμοσειρά, το εύρος των παλμών της οποίας ουσιαστικά θα αποτελεί τη διαφορά φάσης μεταξύ των σημάτων, η οποία διαφορά φάσης θα είναι η χρονική απόκλιση (jitter) που υπάρχει. Φαίνεται, λοιπόν, πως το εύρος των παλμών της εξόδου της πύλης φανερώνει τη χρονική απόκλιση του σήματος ανάδρασης σε σχέση με το σήμα αναφοράς.

Κατά τα γνωστά, έχοντας πια μια παλμοσειρά με παλμούς των οποίων το εύρος «φέρει» μια διαφορά φάσης, το προτεινόμενο σύστημα μπορεί να μετατρέψει αυτή τη διαφορά φάσης σε τάση εξόδου.

Επειδή, όμως, όπως αναφέρθηκε, η χρονική απόκλιση του σήματος ανάδρασης δεν είναι κάτι μόνιμο (σταθερό) και συνεχώς μεταβάλλεται, με τα δύο κυκλώματα που προτείνονται, είμαστε σε θέση να υπολογίσουμε τη μέση τιμή της.

Δηλαδή, με το πρώτο κύκλωμα (μέτρησης εύρους παλμών) σε μια περιοχή (που ορίζεται από τον διαιρέτη) γίνεται η μέτρηση μιας τελικής τιμής τάσης που αντιπροσωπεύει το ολικό εύρος όσων παλμών περιέχονται στην περιοχή και με το δεύτερο κύκλωμα, καταγράφονται πόσοι παλμοί υπήρχαν στην καθορισμένη περιοχή.

Με διαίρεση ολικής τάσης – πλήθους παλμών εξάγεται η μέση τιμή τάσης η οποία αντιπροσωπεύει, κατά τα γνωστά πια από την ανάλυση των δύο προτεινόμενων κυκλωμάτων, μια μέση διαφορά φάσης μεταξύ των σημάτων εισόδου, και άρα μια μέση τιμή χρονικής απόκλισης.

Όλα αυτά γίνονται γιατί η πραγματική μορφή της εξόδου της πύλης EX-OR είναι μια παλμοσειρά με παλμούς διαφορετικού εύρους ο καθένας, μιας και αν παγώσουμε την εικόνα, ο κάθε παλμός της εξόδου του PLL προηγείται από το σήμα αναφοράς κατά διαφορετικό διάστημα Δφ.

Έτσι, αν μετρήσουμε, για ένα καθορισμένο διάστημα από τον διαιρέτη, π.χ. 4 παλμών της εξόδου της EX-OR, την τιμή της τάσης εξόδου, στο κύκλωμα μέτρησης εύρους παλμών, θα πάρουμε μια τιμή που προκύπτει από το άθροισμα των τάσεων που αντιστοιχούν σε κάθε (διαφορετικό) παλμό – Δφ. Μετρώντας και την τιμή της τάσης εξόδου του κυκλώματος μέτρησης πλήθους παλμών (γιατί δε μπορούμε να είμαστε σίγουροι πια λόγω του συνεχούς τρεμοπαίγματος, ότι στο διάστημα που επιλέγεται εμφανίζεται ο αριθμός των παλμών που αναμένεται) και υπολογίζοντας, από τη γραμμική σχέση που περιγράφει το κύκλωμα, τον αριθμό παλμών που περιέχονται στο επιλεγμένο διάστημα, μπορούμε να διαιρέσουμε την τελική τιμή τάσης του 1^{ου} κυκλώματος με το πλήθος παλμών και να εξάγουμε μια μέση τιμή τάσης που χαρακτηρίζει τους παλμούς που περιέχονται στο επιλεγμένο διάστημα.

Από αυτή, χρησιμοποιώντας τη γραμμική σχέση που περιγράφει τη μετατροπή διαφοράς φάσης σε τάση (από την παράγραφο 3.3) βρίσκεται η μέση τιμή διαφοράς φάσης που εμφανίζεται στο επιλεγμένο διάστημα. Δηλαδή, δεν μετράται η Δφ που φέρει κάθε παλμός που υπάρχει στο επιλεγμένο διάστημα (πράγμα αδύνατο υπό τις συνθήκες του jitter) αλλά η μέση τιμή όλων των διαφορών φάσης που φέρουν όλοι οι παλμοί του επιλεγμένου διαστήματος.

4. Ανασκόπηση της Προτεινόμενης Μεθόδου Μέτρησης Διαταραχών Φάσης και Συμπεράσματα

Το προτεινόμενο σύστημα είναι σε θέση να υπολογίζει τη μέση τιμή τάσης, άρα και τη μέση τιμή διαφοράς φάσης (χρονικής απόκλισης) που υπάρχει σε ένα διάστημα που επιθυμεί να γνωρίζει ο χρήστης, αφού η μέτρηση από παλμό σε παλμό, λόγω της συνεχούς κίνησης των παλμών, δεν έχει νόημα. Η μέση τιμή βρίσκεται, γνωρίζοντας την τιμή τάσης που φτάνει το σύστημα, πριν μηδενίσει (έπειτα από συνεχείς φορτίσεις μέσα στο επιλεγμένο διάστημα) και διαιρώντας την με τον αριθμό των παλμών που υπάρχουν στο επιλεγμένο διάστημα. Έτσι, επιλέγοντας διαστήματα (στα οποία πραγματοποιείται η διαδικασία της μέτρησης και το σύστημα είναι σε θέση, μετά το πέρας του καθενός, να μηδενίζει και να ξαναξεκινά για το επόμενο) μπορούμε, μετρώντας μόνο dc τάσεις εξόδου και χρησιμοποιώντας τις σχέσεις μετατροπής (τάση 1^{ου} κυκλώματος → Δφ και τάση 2^{ου} κυκλώματος → πλήθος παλμών) να υπολογίζουμε τη μέση τιμή του jitter που εμφανίζεται στα επιλεγμένα διαστήματα.

Το σύστημα, έτσι όπως αναπτύχθηκε, αποτελεί μια καλή λύση μέτρησης του jitter, το οποίο απασχολεί πολύ τα διάφορα κυκλώματα και ειδικά το PLL. Επιπρόσθετα, είναι ιδιαίτερα απλή η μέθοδος που ακολουθείται και πολύ χαμηλού κόστος. Οι τελικές τιμές τάσης εξόδου, που λαμβάνονται από τα δύο επιμέρους κυκλώματα του συστήματος

μέτρησης, ήδη αναφέρθηκε, πως μπορούν να χρησιμοποιηθούν για την εύρεση της μέσης τιμής τάσης που χαρακτηρίζει το επιλεγμένο διάστημα και άρα την εύρεση της μέσης τιμής διαφοράς φάσης που επίσης χαρακτηρίζει το διάστημα. Δηλαδή, από τη διαίρεση του αθροίσματος των διαφορετικών $\Delta\phi$, που χαρακτηρίζουν τους παλμούς του επιλεγμένου διαστήματος, με το πλήθος των παλμών που περιέχονται στο επιλεγμένο διάστημα, βρίσκεται μια μέση τιμή $\Delta\phi$ που μπορεί να αντιστοιχηθεί σε κάθε παλμό του επιλεγμένου διαστήματος.

Γενικότερα, όμως, οι τιμές τάσης που λαμβάνονται από τα δύο κυκλώματα μέτρησης του προτεινόμενου συστήματος προσφέρονται για στατιστική επεξεργασία και για έκδοση διαφόρων συμπερασμάτων που αφορούν το επιλεγμένο προς μέτρηση διάστημα. Οι πληροφορίες που λαμβάνονται στην έξοδο του συστήματος μπορούν να οδηγήσουν, έπειτα από διαφορετικές μαθηματικές προσεγγίσεις :

- στη δημιουργία ιστογραμμάτων που θα δίνουν πληροφορίες, για διαφορετικά χρονικά διαστήματα, των διαταραχών φάσης (jitter) που εμφανίζονται
- στην εύρεση, για κάθε επιλεγμένο διάστημα, του μέγιστης ή ελάχιστης διάρκειας παλμού (άρα μέγιστης ή ελάχιστης εμφανιζόμενης διαφοράς φάσης)
- στη γνώση της χρονικής στιγμής εμφάνισης jitter αλλά και της διάρκειας εμφάνισης, όπως και της συχνότητας εμφάνισης jitter
- στη μέτρηση της μέσης τιμής του αριθμού των εμφανιζόμενων παλμών και της μέσης τιμής της διάρκειας των εμφανιζόμενων παλμών και βέβαια
- στον υπολογισμό της μέσης τιμής διαφοράς φάσης (jitter) που παρουσιάζεται.

Γίνεται, λοιπόν, αντιληπτό πως η αυξανόμενη ανάγκη για γνώση των τιμών των διαταραχών φάσης, λόγω των συνθηκών που επικρατούν, πλέον, στον χώρο των κυκλωμάτων, μπορεί να καλυφθεί με τη χρησιμοποίηση του νέου συστήματος.

ΑΝΑΦΟΡΕΣ – ΒΙΒΛΙΟΓΡΑΦΙΑ

- [1] Tian Xia, Jien-Chung Lo --- “On – Chip Jitter Measurement for Phase Locked Loops” Proceedings of the 17th IEEE International Symp. on Defect and Fault Tolerance in VLSI Systems, pp. 399-407, November 2002
- [2] Takahiro J. Yamaguchi, Mani Soma, David Halter, Rajesh Raina, Jim Nissen, Masahiro Ishida “A method for Measuring the Cycle-to-Cycle Period Jitter of High-Frequency Clock Signals” Proceedings of the IEEE VLSI Test Symp., pp. 102-110, 2001
- [3] B. Veillette, G. Roberts --- “On-Chip Measurement of the Jitter Transfer Function of Charge-Pump Phase-Locked Loops” IEEE Journal of Solid-State Circuits, Vol.33, pp.483-491, March 1998
- [4] Stephen Sunter, Aubin Roy --- “BIST for Phase-Locked Loops in Digital Applications” Proceedings of the IEEE International Test Conference, pp. 532-540, 1999
- [5] D.Nehring. Jitter FAQ. [Online]. Available: http://www.mfelectronics.com/PDFs/Press/jitter_faq2.pdf
- [6] Sasikumar Cherubal & Abhijit Chatterjee --- “A High-Resolution Jitter Measurement Technique Using ADC Sampling” Proceedings of the IEEE International Test Conference, pp. 838-847, 2001
- [7] J.Alvarez, H.Sanchez, G.Gerosa, R.Countryman --- “A Wide-Bandwidth Low-Voltage PLL for PowerPCTM Microprocessors” IEEE Journal of Solid-State Circuits, Vol.30, pp.383-391, Apr. 1995
- [8] Tian Xia & Jien-Chung Lo --- “Time-to-Voltage Converter for On-Chip Jitter Measurement” IEEE Transactions on Instrumentation and Measurement, Vol.52, pp.1738-1748, December 2003
- [9] International Technology Roadmap for Semiconductors [Online]. Available : <http://public.itrs.net/Files/2001ITRS/Home.htm>